

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

**THIS PAGE BLANK (USPTO)**

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 62-191952

(43)Date of publication of application : 22.08.1987

(51)Int.Cl.

G06F 12/16

(21)Application number : 61-033568

(71)Applicant : FUJITSU LTD  
FUJITSU MICOM SYST KK

(22)Date of filing : 18.02.1986

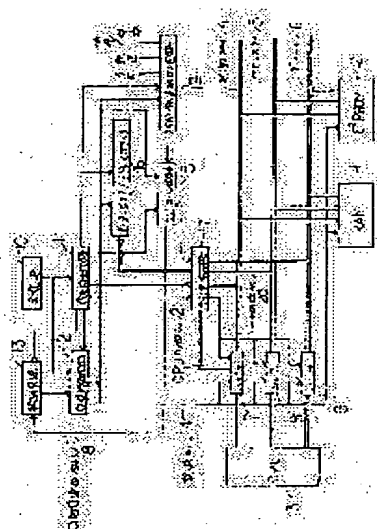
(72)Inventor : TANIAI KOKICHI  
SAKURAI KENJI

### (54) DATA BACK-UP CIRCUIT

#### (57)Abstract:

**PURPOSE:** To obtain a data back-up circuit with a small quantity of power consumption by detecting drop of the level of power source voltage, saving the data in the first memory to the second memory for preservation when the level of the power source voltage drops, and returning it when the level of the power source voltage rises.

**CONSTITUTION:** When a main action 10 drops to a prescribed voltage or below, a voltage detecting circuit 11 detects this and the control signal of the effect is outputted to respective circuits. By reading successively the data in a RAM 1 and writing them to E2PROM 2, the data transfer is executed. When a main electric power source 10 outputs a voltage 5V, the voltage detecting circuit 11 detects this, outputs a control signal to respective circuits, a control circuit 15 successively reads the data in the E2PROM 2 in accordance with the address of an address counter and writes them to the RAM 1. Only during the time of transferring from the RAM 1 to the E2PROM 2, an auxiliary power source 13 comes to be an ON condition, and therefore, the power consumption comes to be very small.



### LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

**THIS PAGE BLANK (USPTO)**

1. The present invention relates to a method of  
determining the relative amounts of the  
components of a mixture. The method  
comprises the steps of: (a) measuring the  
absorbance of the mixture at a wavelength  
at which the components of the mixture  
absorb; (b) determining the relative  
amounts of the components of the mixture  
from the absorbance measurements; and (c)  
calculating the relative amounts of the  
components of the mixture from the  
absorbance measurements.

⑨ 日本国特許庁(J.P.) ⑩ 特許出願公開  
 ⑪ 公開特許公報(A) 昭62-191952  
 ⑫ Int.Cl.<sup>4</sup> 識別記号 戸内登録番号 ⑬ 公開 昭和62年(1987)8月22日  
 G 06 F 12/16 340 Q-7737-5B

審査請求 未請求 発明の数 1 (全5頁)

# ⑭ 発明の名称 データバックアップ回路

⑮ 特 願 昭61-33568

⑯ 出 願 昭61(1986)2月18日

⑰ 発 明 者 谷 合 高 吉 川崎市中區区上小田中1015番地 富士通株式会社  
 ⑱ 発 明 者 谷 合 高 吉 川崎市中區区上小田中1015番地 富士通マイコンシステム株式会社

⑲ 出 願 人 富士通株式会社 川崎市中區区上小田中1015番地

⑳ 出 願 人 富士通マイコンシステム株式会社 川崎市中區区上小田中1015番地

㉑ 代 理 人 弁護士 井 野 貞一

## 明 口 要

### 1. 発明の名称

データバックアップ回路

2. 発明の要旨

(1) 電源電圧のレベルを監視する回路と、

電源電圧が所定のレベル以下に低下したことを検出する

手段とを有することを特徴とするデータバックアップ回路。

(2) 電源電圧のレベルを監視する回路と、

電源電圧が所定のレベル以下に低下したことを検出する

手段とを有することを特徴とするデータバックアップ回路。

(3) 電源電圧のレベルを監視する回路と、

電源電圧が所定のレベル以下に低下したことを検出する

手段とを有することを特徴とするデータバックアップ回路。

(4) 電源電圧のレベルを監視する回路と、

電源電圧が所定のレベル以下に低下したことを検出する

手段とを有することを特徴とするデータバックアップ回路。

(5) 電源電圧のレベルを監視する回路と、

電源電圧が所定のレベル以下に低下したことを検出する

手段とを有することを特徴とするデータバックアップ回路。

(6) 電源電圧のレベルを監視する回路と、

電源電圧が所定のレベル以下に低下したことを検出する

手段とを有することを特徴とするデータバックアップ回路。

(7) 電源電圧のレベルを監視する回路と、

電源電圧が所定のレベル以下に低下したことを検出する

手段とを有することを特徴とするデータバックアップ回路。

## 特開62-191952 (2)

(問題点を解決するための手段)

本発明は、電源電圧のレベルを監視する回路と、電源電圧が所定のレベル以下に低下したことを検出する手段とを有することを特徴とするデータバックアップ回路とを有することを特徴とする。

(作用)

電源電圧が所定のレベル以下に低下すると、電源電圧レベルは監視回路に検出され、電源電圧レベルが所定のレベル以下に低下したことを検出する手段とを有することを特徴とする。

電源電圧レベルは監視回路に検出され、電源電圧レベルが所定のレベル以下に低下したことを検出する手段とを有することを特徴とする。

電源電圧レベルは監視回路に検出され、電源電圧レベルが所定のレベル以下に低下したことを検出する手段とを有することを特徴とする。

次に図を参照しながら本発明の実施例について説明する。第1図は本発明の要部構成を示すブロック図である。電源電圧のレベルを監視する回路と、電源電圧が所定のレベル以下に低下したことを検出する手段とを有することを特徴とする。

(説明例)

次に図を参照しながら本発明の実施例について説明する。第1図は本発明の要部構成を示すブロック図である。電源電圧のレベルを監視する回路と、電源電圧が所定のレベル以下に低下したことを検出する手段とを有することを特徴とする。

(従来の技術)

特開62-191952(1)に記載の発明は、電源電圧のレベルを監視する回路と、電源電圧が所定のレベル以下に低下したことを検出する手段とを有することを特徴とするデータバックアップ回路とを有することを特徴とする。

符號 62-191952 (3)

て右側に設定を供給するとともに、RAM1から PROM へのデータ転送が終了すると、コントローラ側にも右の動作により完了して電源供給を停止する。また 14 は電源ラインである。

15はコントロールラインであり、 $\overline{\text{PROM}}/\text{PROM}$ 、 $\overline{\text{RAM}}/\text{RAM}$ 、15番及び16番の制御信号を17で制御して、RAMとEPROMとの間のデータ転送を行う。16はRAM又はEPROM内のデータを一時記憶したり、 $\overline{\text{PROM}}/\text{PROM}$ 等のコントロールラインの $\overline{\text{PROM}}/\text{PROM}$ 、 $\overline{\text{RAM}}/\text{RAM}$ である。17は制御信号 $\overline{\text{PROM}}/\text{PROM}$ 、 $\overline{\text{RAM}}/\text{RAM}$ の2本のコントロールラインの17番を接続して $\overline{\text{PROM}}/\text{PROM}$ 、 $\overline{\text{RAM}}/\text{RAM}$ の16に接続する3つの制御信号である。18は電源供給線であり、電源線により、 $\overline{\text{PROM}}/\text{PROM}$ 及びその方向をコントロールする方向・制御線は制御線である。その方向・制御線は制御線15に、制御線16で電源線・制御線であるように、方向・制御線及び電源線・制御線を結

系する「ニ」は、その作用の端が起つてい  
る。

20はバツアートを選擇してCPUの電源スイッチ、ファンキーを、プーグアットの機械又は足置を作つたバツアートの内にある。これは主電機10が動出してRAM内にプーグアットがあり、通常動作可能であることをCPUに知らせるためのCPU制御のことである。また10はRAMからFIFOの中へデータ転送が行はれたとき、特定の電圧をコネクターのための補助電機回路によってある。

すなわち、本邦の交通網に於ける主要な交通線は、東京、大阪、名古屋の三つの大都會を以て中心とし、これに支線が放射状に展開するものである。この交通網の中心となる主要な交通線は、東京、大阪、名古屋の三つの大都會を以て中心とし、これに支線が放射状に展開するものである。

次に本使用の装置の動作について説明する。  
 いま主電源 1 の正圧電動作としており、所定の電圧、例えば 5 V を出力しているとする。電圧検出回路 1-1 はこの電圧を検出し、図 2 の電圧動作特性図にあるようにその電圧に調整電圧を出力する。すなわち、この調整電圧により電圧調整回路 1-3 は

電圧をVを定数に出力する。またコンパレータ  
回路15、プリアンプ／フイルタ回路16、  
16、方向。前述回路図19のオシロスコ  
波17はオシロスコ波とされている。パ  
ラメータはオシロスコ波17からのパルス  
振幅が2.0によりオシロスコ波となり。

CEU3とRAM1とを同時にラッチアップする。ラッチアップ後、パワーアップを介して増幅している。従って定電流10mA規定の定電圧5Vを供給しているときには、CPU3はRAM1に接続して通常のアクセス動作が可能である。

次に待機状態により主電源の電圧が低下したときの起電力の動作について説明する。主電源10V

消費の電圧以下に減圧すること、電圧降出回避  
1. はこれを出して来る間にその電圧降出  
を出力する。すなわち、この調整電圧により電動  
電機1.3は作動する。また電動電機1.2より定額  
1.0ある電動電機1.3は別り、電動電  
機1.3の機械的RPMを電機出力とする。  
コントロール回路15、シーケンスア  
ンダコントロール16、オラ制御回路17にお  
き、電動電機1.9は14電機回路1.1の計  
算結果により調整電圧を出力し、並行を派  
射する。なお、シーケンスアワーはオラ制御回  
路17の出力値によりオラアワーとなつて  
PFCのSERIALの値を算出する。

このところの血路の操作はRAM内のデータをBIOSROMに転送することである。すなわちコントローラ内部にはデータバス／アドレスバス17を介してアドレスバス4つは出力し、そのアドレスバス4つによって指定されるメモリ内の

特開昭62-191952(4)

のシステムバスに、このカーネルシステムをインストールする。次にライオン制御プログラムを介して、PROMのアドレスを設定することにより、カーネルシステムに一時記憶されたデータを

[illegible]

充電が満ちて5V電圧1.0が電圧5Vを出力する  
 ときには、電圧検出回路1はこれを検出  
 し、右回路に制御信号を出力する。すなわち電流  
 検出回路1は5V電圧1.0の電圧を所定の回路に  
 通知するようになり、マイクロコンピュータは  
 EPROMと付のデータをRAMに読み出すよう  
 に動作を制御する。なおデータ転送の方向をコン

が、必ずしもこれに過ぎるものではない。例えば、コンピュータを用いてよい。すなわち砂浜にはたいてい、世襲制の世帯が天下して惣領者（惣領）に過ぎるものであり、これを打ちし、このコンピュータの電力供給によって、コンピュータを行ふものとする。この場合では、惣領の領域は一般化する。また惣領を一歩を低くするものとして、E・PROMを用いた。記憶領域を有するものであれば、その他の人々をやるよいことはあらうである。

(金目の考案)

以上説明したように、本説明によれば必ずしも第四に説明する装置を要する所があるものではない。従来業に比し著効の増進に努力された大體は能率を高めることである。故に一應に於て一環又は兩環の時鐘は無いから、本説明によれば更にコックツキを用いることによりても可能となる。

・第1図は本発明の實施例に係るデークバック

イローネ村路に5に指示するのは方向。鉄道側路19であるが、方向。鉄道側路19はそれを中心とした軌道を出る電燈線出側路1であるの誤解によりによって誤解される。

[illegible]

なわ頂屋例においては補助電線Ⅰとして電柱などの外部電線を引いる場合について説明した。

ア、ゾロのソックスである。

- 1---HAM  
2---E: FROM  
3---CPV  
4---読解ライオン  
5---アリスライオン  
6---アウターライオン  
7---S---パワーズ  
10---王冠  
11---北沢登山団  
12---世界読解雑誌  
13---読解雑誌  
14---読解ライオン  
15---エンペリアル読解  
16---アリスライオン/アリスライオン  
17---ライオン読解雑誌  
18---読解雑誌ライオン  
19---カウチ読解雑誌  
20---パワーズ読解ライオン

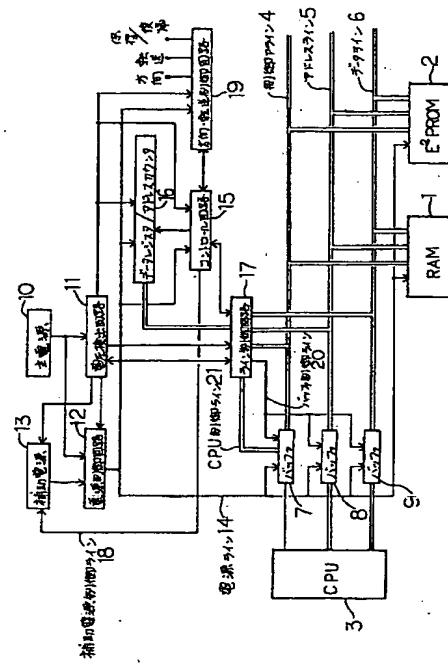
(5)

特開第 62-101952 (5)

21...CPU制御ライン



代理人 井原 山一



本発明の系統ブロック図

第 1 図

**THIS PAGE BLANK (USPTO)**